

This Page Is Inserted by IFW Operations  
and is not a part of the Official Record

## **BEST AVAILABLE IMAGES**

Defective images within this document are accurate representations of the original documents submitted by the applicant.

Defects in the images may include (but are not limited to):

- BLACK BORDERS
- TEXT CUT OFF AT TOP, BOTTOM OR SIDES
- FADED TEXT
- ILLEGIBLE TEXT
- SKEWED/SLANTED IMAGES
- COLORED PHOTOS
- BLACK OR VERY BLACK AND WHITE DARK PHOTOS
- GRAY SCALE DOCUMENTS

**IMAGES ARE BEST AVAILABLE COPY.**

**As rescanning documents *will not* correct images,  
please do not report the images to the  
Image Problem Mailbox.**

**SEMICONDUCTOR LASER AND MANUFACTURE THEREOF**

Patent Number: JP6260715  
Publication date: 1994-09-16  
Inventor(s): IGAWA KATSUHIKO; others: 02  
Applicant(s): ROHM CO LTD  
Requested Patent: ☐ JP6260715  
Application Number: JP19930002738 19930111  
Priority Number(s):  
IPC Classification: H01S3/18  
EC Classification:  
Equivalents: JP2879875B2

---

**Abstract**

---

**PURPOSE:** To obtain excellent current-photo output characteristics, and to provide a semiconductor laser element of high reliability.  
**CONSTITUTION:** A recessed part 9 is provided on a laser emission edge face, and a p-side electrode 11 is divided into a p-side electrodes 11a and 11b. Even when voltage is applied to the p-side electrode 11a, no current is made to flow to the lower part of the p-side electrode 11b. As a result, no current injection occurs in the vicinity of the laser emission edge, and the deterioration of the laser emission edge face can be prevented.

---

Data supplied from the esp@cenet database - I2

(19)日本国特許庁(JP)

(12) 公開特許公報(A)

(11)特許出願公開番号

特開平6-260715

(43)公開日 平成6年(1994)9月16日

(51)Int.Cl.

識別記号

庁内整理番号

FI

技術表示箇所

H01S 3/18

審査請求 未請求 請求項の数 4 OL (全 8 頁)

(21)出願番号 特願平5-2738

(22)出願日 平成5年(1993)1月11日

(71)出願人 000116024

ローム株式会社

京都府京都市右京区西院薄崎町21番地

(72)発明者 井川 克彦

京都府京都市右京区西院薄崎町21番地 □

ローム株式会社内

(72)発明者 尺田 幸男

京都府京都市右京区西院薄崎町21番地 □

ローム株式会社内

(72)発明者 股木 宏至

京都府京都市右京区西院薄崎町21番地 □

ローム株式会社内

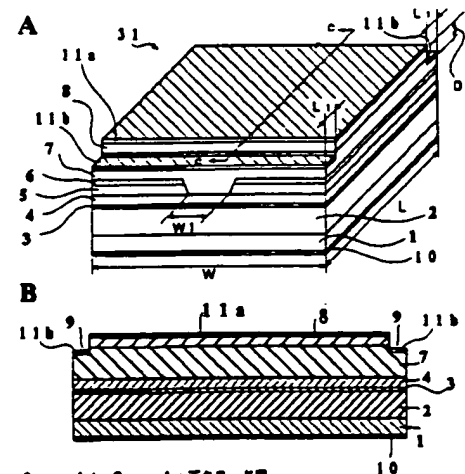
(74)代理人 弁理士 古谷 栄男 (外2名)

(54)【発明の名称】 半導体レーザ素子およびその製造方法

(57)【要約】

【目的】 良好な電流-光出力特性を得られるとともに、信頼性の高い半導体レーザ素子を提供する。

【構成】 レーザ出射端面部には、凹部9が設けられており、凹部9によりp側電極11は、p側電極11a、11bに分離されている。p側電極11aに電圧を印加しても、p側電極11b下部には電流が流れない。これにより、レーザ出射端面部付近を電流非注入領域とすることができ、発熱によるレーザ出射端面部の劣化を防止できる。



2: n-AlGaAs下クラッド層  
3: AlGaAs活性層  
4: p-AlGaAs第1上クラッド層  
7: p-AlGaAs第2上クラッド層  
7a: 電流注入層  
8: p-GaAsコンタクト層  
11a, 11b: p側電極  
10: n側電極

## 【特許請求の範囲】

【請求項1】第1電極形成面に設けられた第1電極、第2電極形成面に設けられた第2電極、前記第1電極と第2電極の間に設けられた複数の半導体層、を有する半導体レーザ素子であって、前記複数の半導体層は少なくとも、  
 A) 活性層、  
 B) 前記第1電極と前記活性層の間に設けられ、屈折率が前記活性層よりも小さいとともに禁制帯幅が広い第1導電型の第1クラッド層、  
 C) 前記第2電極と前記活性層の間に設けられ、屈折率が前記活性層よりも小さいとともに禁制帯幅が広い第2導電型の第2クラッド層、  
 D) 前記第1クラッド層と前記第1電極の間に形成された半導体層であって、屈折率が前記活性層よりも大きいとともに、禁制帯幅が狭いコンタクト層、を備え、  
 前記第1電極形成面には段差が設けられており、前記第1電極はこの段差によって分離されていること、を特徴とする半導体レーザ素子、  
 【請求項2】請求項1の半導体レーザ素子において、前記第1電極形成面に設けられる段差は、前記コンタクト層の厚みより深いこと、を特徴とする半導体レーザ素子、  
 【請求項3】請求項1の半導体レーザ素子において、前記段差によって形成される凹部は、レーザ出射端面部に形成されていること、を特徴とする半導体レーザ素子、  
 【請求項4】第2導電型の半導体基板上に第2クラッド層を形成する工程、  
 前記第2クラッド層の上に、屈折率が前記クラッド層よりも大きいとともに禁制帯幅が狭い活性層を形成する工程、  
 前記活性層の上に、屈折率が前記活性層よりも小さいとともに禁制帯幅が広い第1導電型の第1クラッド層を形成する工程、  
 前記第1クラッド層の上に、屈折率が前記活性層よりも大きいとともに、禁制帯幅が狭いコンタクト層を形成する工程、  
 少なくとも前記コンタクト層をエッチングし、表面に段差を形成する工程、  
 前記段差によって分離されるように、前記表面に第一電極を形成する工程、  
 を備えたことを特徴とする半導体レーザ素子の製造方法。

## 【発明の詳細な説明】

## 【0001】

【産業上の利用分野】この発明は、半導体レーザ素子に関するものであり、特にその信頼性向上に関するもので

ある。

## 【0002】

【従来の技術】今日、光情報機器の光源として半導体レーザが広く用いられている。このうち、追記型やき替え型の光ディスク等に用いられる半導体レーザにおいては、高出力でかつ信頼性が高いことが望まれる。

【0003】ところで、半導体レーザの信頼性を低下させる要因の1つとして、光出射端面の劣化や損傷の問題がある。このような問題を解決する為、特開平2-239679号公報には、端面に電流非注入領域を形成する方法が開示されている。

【0004】端面に電流非注入領域を形成した半導体レーザ50を図6に示す。半導体レーザ50は、共振器導波路端面近傍を電流非注入領域としたセルフアライン構造型半導体レーザ素子である。

【0005】図6Bに示すように、半導体レーザ50においては、n型（以後、「n-」と略す。）GaAs基板1の上に、n-Al<sub>0.1</sub>Ga<sub>0.9</sub>As下クラッド層2、Al<sub>0.1</sub>Ga<sub>0.9</sub>As活性層3、p型（以降、「p-」と略す。）Al<sub>0.1</sub>Ga<sub>0.9</sub>As第1上クラッド層4、p-Al<sub>0.1</sub>Ga<sub>0.9</sub>As第2上クラッド層7、p-GaAsコンタクト層8、p側電極11が形成されている。なお、n-GaAs基板1の下にはn側電極10が設けられている。

【0006】図6B、Cに示すように、p-Al<sub>0.1</sub>Ga<sub>0.9</sub>As第1上クラッド層4とp-Al<sub>0.1</sub>Ga<sub>0.9</sub>As第2上クラッド層7の間の一部には、n-GaAs電流ブロック層5、n-Al<sub>0.15</sub>Ga<sub>0.85</sub>As蒸発防止層6が形成されている。

【0007】半導体レーザ50においては、共振器中央部ではストライプ状に電流ブロック層5および蒸発防止層6が除去されており、電流が流れる電流通路7aが形成されている。これに対して、端面部分においては、電流ブロック層5および蒸発防止層6が残っている為、電流は流れない構造となっている。このため、端面でのジュール熱による発熱が抑えられ、光出射端面の劣化や損傷をおこりにくくすることができる。

## 【0008】

【発明が解決しようとする課題】しかしながら、上記のような半導体レーザ素子においては、光出射端面部分に直接遷移型材料によりなる電流ブロック層5が形成されている。したがって、この部分で光吸収が起こり、良好な電流-光出力特性が得られないといった問題があった。

【0009】この発明は、上記のような問題点を解決し、良好な電流-光出力特性を得られるとともに、信頼性の高い半導体レーザ素子を提供することを目的とする。

## 【0010】

【課題を解決するための手段】請求項1にかかる半導体

レーザ素子においては、第1電極形成面に設けられた第1電極、第2電極形成面に設けられた第2電極、前記第1電極と第2電極の間に設けられた複数の半導体層、を有する半導体レーザ素子であって、前記複数の半導体層は少なくとも、A) 活性層、B) 前記第1電極と前記活性層の間に設けられ、屈折率が前記活性層よりも小さいとともに禁制帯幅が広い第1導電型の第1クラッド層、C) 前記第2電極と前記活性層の間に設けられ、屈折率が前記活性層よりも小さいとともに禁制帯幅が広い第2導電型の第2クラッド層、D) 前記第1クラッド層と前記第1電極の間に形成された半導体層であって、屈折率が前記活性層よりも大きいとともに、禁制帯幅が狭いコンタクト層、を備え、前記第1電極形成面には段差が設けられており、前記第1電極はこの段差によって分離されていること、を特徴とする。

【0011】請求項2にかかる半導体レーザ素子においては、前記第1電極形成面に設けられる段差は、前記コンタクト層の厚みより深いことを特徴とする。

【0012】請求項3の半導体レーザ素子においては、前記段差によって形成される凹部は、レーザ出射端面部に形成されていることを特徴とする。

【0013】請求項4の半導体レーザ素子の製造方法においては、第2導電型の半導体基板上に第2クラッド層を形成する工程、前記第2クラッド層の上に、屈折率が前記クラッド層よりも大きいとともに禁制帯幅が狭い活性層を形成する工程、前記活性層の上に、屈折率が前記活性層よりも小さいとともに禁制帯幅が広い第1導電型の第1クラッド層を形成する工程、前記第1クラッド層の上に、屈折率が前記活性層よりも大きいとともに、禁制帯幅が狭いコンタクト層を形成する工程、少なくとも前記コンタクト層をエッチングし、表面に段差を形成する工程、前記段差によって分離されるように、前記表面に第1電極を形成する工程、を備えたことを特徴とする。

【0014】

【作用】請求項1、請求項4の半導体レーザ素子またはその製造方法においては、前記第1電極形成面には段差が設けられており、前記第1電極はこの段差によって分離されている。したがって、分離されている前記第1電極の下部を電流非注入領域とすることができ、これにより、素子の特性を左右する活性層近傍の構造、電流狭さく構造の変更を行なうことなく、局所的な発熱による素子の特性劣化を防止できる。

【0015】請求項2の半導体レーザ素子においては、前記第1電極形成面に設けられる段差は、前記コンタクト層の厚みより深い。したがって、前記第1電極の下部はコンタクト層がなく、前記第1電極の下部は第1クラッド層に電荷空乏層を形成することができ、これにより、より確実に、分離されている前記第1電極の下部を電流非注入領域とすることができ、局所的な発熱による

素子の特性劣化を防止できる。

【0016】請求項3の半導体レーザ素子においては、前記段差によって形成される凹部が、レーザ出射端面部に形成されている。したがって、レーザ出射端面部を電流非注入領域とすることができ、発熱によるレーザ出射端面部の劣化を防止できる。

【0017】

【実施例】本発明の一実施例を図面に基いて説明する。図1に本発明の一実施例による半導体レーザ素子31を示す。なお、図1Aは、半導体レーザ素子31の共振器導波路端面近傍を電流非注入領域とした構造の一例を示す斜視図であり、図1Bは図1Aのc-c断面図である。

【0018】半導体レーザ素子31においては、第2導電型半導体基板であるn-GaAs基板1の上に、第2クラッド層であるn-Al<sub>0.15</sub>Ga<sub>0.85</sub>As下クラッド層2、活性層であるAl<sub>0.3</sub>Ga<sub>0.7</sub>As活性層3、第1クラッド層であるp-Al<sub>0.15</sub>Ga<sub>0.85</sub>As第1上クラッド層4、p-Al<sub>0.15</sub>Ga<sub>0.85</sub>As第2上クラッド層7、コンタクト層であるp-GaAsコンタクト層8、第1電極であるp側電極11が形成されている。なお、n-GaAs基板1の下には第2電極であるn側電極10が設けられている。

【0019】図1Aに示すように、p-Al<sub>0.15</sub>Ga<sub>0.85</sub>As第1上クラッド層4上に形成されたn-GaAs電流ブロック層5、n-Al<sub>0.15</sub>Ga<sub>0.85</sub>As蒸発防止層6は、ストライプ状に除去されており、幅W1、長さLの電流通路7aが形成されている。また、図1A、Bに示すように、レーザ出射端面部には、凹部9が設けられている。なお、凹部9によりp側電極11は、p側電極11a、11bに分離されている。また、凹部9によって形成された段差の深さは、p-GaAsコンタクト層8の厚みより深く形成されている。

【0020】このように、半導体レーザ素子31においては、凹部9によりp側電極11は、p側電極11a、11bに分離されている。したがって、p側電極11aに電圧を印加しても、p側電極11b下部には電流が流れない。これにより、レーザ出射端面部付近を電流非注入領域とすることができ、発熱によるレーザ出射端面部の劣化を防止できる。

【0021】なお、本実施例においては、p側電極11aおよび11bが接している半導体面（p-GaAsコンタクト層8および凹部9の底面）を第1電極形成面とし、n側電極10とn-GaAs基板1が接触している面を第2電極形成面としている。

【0022】本発明の効果を確認する為、図1AにW=250μm、L=350μm、L1=20μm、D=1.7μmの半導体レーザ素子31を試作し、組立てた。この素子から得られた半導体レーザ素子31の電流-光出力特性及びO.D. (catastrophic optical damage) レベルを、図2に示す。

半導体レーザ素子50と比較した結果を図2に示す。なお、電流-光出力特性 $\gamma$ が従来の半導体レーザ素子50であり、電流-光出力特性 $\delta$ が半導体レーザ素子31である。

【0023】図に示すように、半導体レーザ素子31においては、従来の半導体レーザ素子50と比較して、しきい値電流が20%減少し、CODレベルは30%向上した。さらに、半導体レーザ素子31を信頼性試験に投入したところ、従来例より約5倍寿命が伸びることがわかった。

【0024】なお、本実施例においては、第1電極形成面に設けられる段差は、前記コンタクト層の厚みより深く、凹部9の底面に形成されたp側電極11の下部は、オーミック接触とならない。したがって、p側電極11の下部に電荷空乏層が形成されるので、より確実に、レーザ出射端面付近を電流非注入領域とすることができると。

【0025】〔半導体レーザ素子31の製造方法〕つぎに、半導体レーザ素子31の製造方法を説明する。なお、本実施例においては、出願人が、既に特公平1-37873号公報に、開示したセルフアライン構造型半導体レーザ素子のうち、特に制御性および量産性に秀れたSAM (self-aligned-structure-by-MBE) 構造型半導体レーザ素子の製造方法を用いた。

【0026】まず、図4Aに示すように、 $n$ -GaAsからなる半導体基板1の上に、 $n$ -Al<sub>0.15</sub>Ga<sub>0.85</sub>Asからなる下部クラッド層2 (Al組成 $x_1=0.55$ ) と、Al<sub>0.15</sub>Ga<sub>0.85</sub>Asからなる活性層3 (Al組成 $x_2=0.12$ ) と、 $p$ -Al<sub>0.15</sub>Ga<sub>0.85</sub>Asからなる第1上部クラッド層4 (Al組成 $x_3=0.55$ ) と、 $n$ -GaAsからなる電流ブロック層5、 $n$ -Al<sub>0.15</sub>Ga<sub>0.85</sub>Asからなる蒸発防止層6と、ノンドープGaAsからなる表面保護層26とを順次積層させることにより第1成長層20を形成する。

【0027】本実施例においては、分子線エピタキシャル成長 (molecular beam epitaxy: MBE) 装置 (図示せず) 内に $n$ -GaAsからなる半導体基板1を装着し、所定の方法にて加熱させ、蒸発源にそれぞれ収納された原料物質を分子線の形で蒸発させる。この原料等を質量分析計 (図示せず) でモニターすると共にコンピュータ (図示せず) で蒸発源の温度やシャッタを制御することにより、形成した。

【0028】つぎに、第1成長層20が形成された半導体基板1を、MBE装置から外部に取り出した後、半導体基板1の裏面をラッピングする。この状態から、図4Bに示すように、ストライプ溝を形成すべき部分以外の表面保護層26をホトレジスト60で覆う。このホトレジスト60をマスクとして電流ブロック層5が適宜に (例えば1000オングストローム程度) 残る深さまで、表面保護層26、蒸発防止層6および電流ブロック

層5をそれぞれ選択的にエッチングし、ストライプ溝7aを形成する。

【0029】半導体基板1を、洗浄した後、再度MBE装置内に装着する。図4Cに示すように、半導体基板1に砒素分子線を当てながら、半導体基板1を約740℃で約20分間加熱する。

【0030】一般に、温度を上昇させると、GaAsは蒸発速度が速くなるが、AlGaAsは蒸発速度がほとんど変化しない。すなわち、温度を上昇させると、GaAsで構成する電流ブロック層5は、温度上昇に伴って蒸発がおこるが、AlGaAsで構成する第1上部クラッド層23はほとんど蒸発しない。

【0031】したがって、第1上部クラッド層23上に影響を与えることなく、電流ブロック層5のうちストライプ溝7aに残っている不要な部分のみを除去することができる。なお、同時に、前記エッチング工程にて付着した不純物等を蒸発させるとともに、表面保護層26をも蒸発させることができる。

【0032】なお、この工程により、ストライプ溝の上部の第1上部クラッド層23の表面が露出されるが、MBE装置内で行われているため不純物等が付着する心配はない。

【0033】つぎに、半導体基板1の温度を約600℃に設定し、MBE法により、図4Dに示すように、 $p$ -Al<sub>0.15</sub>Ga<sub>0.85</sub>Asからなる第2上部クラッド層7 (Al組成 $y=0.35$ ) および $p$ -GaAsからなるコンタクト層8とを順次積層する。

【0034】図5に図4Dの $\beta$ 方向から見た矢視図を示す。つぎに、図5Aに示すように、ホトレジスト61で $p$ -GaAsコンタクト層8を覆う。この状態から、第2上部クラッド層7に達する程度の深さまで $p$ -GaAsコンタクト層8を選択的にエッチングすることにより、図5Bに示すように、レーザ出射端面部に凹部9を形成する。

【0035】この状態から、 $p$ -GaAsコンタクト層8に接するp側電極11および、 $n$ -GaAs半導体基板1に接するN型電極10とを形成して完成する (図1参照)。その際、p側電極11は、凹部9との段差により、分離される。

【0036】なお、本実施例においては、 $p$ -GaAsコンタクト層8形成後、ホトレジストでマスクングし、選択的にエッチングすることにより、凹部9を形成した。しかし、これに限られることなく、例えば、 $p$ -GaAsコンタクト層8形成前に、凹部を形成したい箇所を酸化シリコン (SiO<sub>2</sub>) 等でマスクングした後、 $p$ -GaAsコンタクト層8を形成し、前記酸化シリコンを除去することにより、凹部9を形成するようにしてもよい。

【0037】なお、本実施例においては、Al<sub>0.15</sub>Ga<sub>0.85</sub>AsおよびAl<sub>0.15</sub>Ga<sub>0.85</sub>Asからなる各層のAl組成を

それぞれ記しているが、特にこれらに限られることなく、他の組成比で構成してもよい。

【0038】[他の実施例] 本発明を応用したブロードエリア型半導体レーザ素子70を図3に示す。ブロードエリア型半導体レーザにおいては、図に示すように、通常数 $\mu\text{m}$ である電流通路幅dが数十～数百 $\mu\text{m}$ と拡大されている。このように、電流通路幅dを通常の半導体レーザより拡大することにより、単位面積あたりの光の密度を下げる可以降低。したがって、発熱によるレーザ出射端面部の損傷を防ぐことができるので、全体として、レーザ出力を高くすることができるというものである。

【0039】図3に示すように、ブロードエリア型半導体レーザ素子70においては、電流通路7aのほぼ中央の上部に、電流通路7aとほぼ平行に、凹部9を設けて、p側電極11aと11bとに分離している。これにより、電流通路7aへの電流集中を抑制でき高出力化を図ることができる。

【0040】特に、ブロードエリア型半導体レーザにおいては、電流通路幅が広ければ広いほど中央部分に電流が集中する傾向が強まる。このような中央部分に集中する電流によって、電流通路中央部分に発熱がおこり、熱飽和により光出力が制限される。すなわち、高出力を得る為に電流通路幅を広げても、光出力が制限されるといった問題がある。ブロードエリア型半導体レーザ素子70においては、こうした電流集中による発熱を抑制することができる。

【0041】なお、ブロードエリア型半導体レーザ素子70においては、さらに、レーザ出射端面部に凹部を設け、半導体レーザ素子31と同様に電極を分離するようにしてもよい。これにより、レーザ出射端面部の損傷を防止することができるので、より高出力のレーザ素子を提供することができる。

【0042】なお、ブロードエリア型半導体レーザ素子70においては、電流通路7aのほぼ中央に段差を設けたが、特にこれに限られることなく、電流通路7aの上部であればどの位置に設けても、その部分の局所的な発熱を防止することができる。また、段差によって形成する凹部は、一面所に限らず、数箇所設けるようにしてもよい。

【0043】また、上記各実施例においては、レーザ出射端面部または電流通路上部に凹部9を設けている。これにより、各々の構造を有した半導体レーザ素子に応じて電流注入領域を制限でき、半導体レーザ素子の局所的な発熱による特性劣化を防止することができる。ただし、これに限られることなく、局所的な発熱が問題となる部分であれば、どの位置に凹部9を設けてもよい。

【0044】なお、上記各実施例においては、第1電極形成面に設けられる段差は、前記コンタクト層の厚みより深く形成しているが、前記段差を前記コンタクト層の

厚みより浅く形成してもよい。

【0045】また、上記各実施例においては、半導体レーザ素子の特性を左右する活性層3近傍の構造、電流狭さく構造の変更を行なうことなく、電極形成面に段差を設けるだけで、電流非注入領域とすることができる。したがって、製作が容易で生産性を向上することができる。

【0046】なお、上記各実施例においては、SAM構造型半導体レーザ素子の製造方法を用いて、半導体レーザを製造したが、一般的な製造方法を用いてもよい。

【0047】また、上記各実施例においては、GaAs基板2をN型で構成したが、P型で構成してもよい。

【0048】なお、上記各実施例においては、AlGaAs系レーザについて説明したが、他の材料系レーザ、例えば、InGaAlP系レーザ、InGaAsP系レーザにも適用することができる。

【0049】

【発明の効果】請求項1、請求項5の半導体レーザ素子またはその製造方法においては、前記第1電極形成面には段差が設けられており、前記第1電極はこの段差によって分離されている。したがって、局所的な発熱による素子の特性劣化を防止できる。これにより、信頼性の高い半導体レーザ素子を提供することができる。

【0050】請求項2の半導体レーザ素子においては、前記第1電極形成面に設けられた段差は、前記コンタクト層の厚みより深い。したがって、局所的な発熱による素子の特性劣化をより確実に防止できる。これにより、より信頼性の高い半導体レーザ素子を提供することができる。

【0051】請求項3、請求項6の半導体レーザ素子またはその製造方法においては、前記段差によって形成された凹部が、レーザ出射端面部に形成されている。したがって、発熱によるレーザ出射端面部の劣化を防止できる。これにより、良好な電流-光出力特性を得られるとともに、信頼性の高い半導体レーザ素子を提供することができる。

【0052】請求項4、請求項7の半導体レーザ素子またはその製造方法においては、前記電極形成面に設けられた凹部が、電流通路の上部に、かつ電流通路とほぼ平行に形成されている。したがって、電流通路の幅を広げても、電流通路上部に電流集中することより発生する熱を抑制できる。これにより、レーザ出力が熱飽和により制限されることを防止できる。高出力でかつ信頼性の高い半導体レーザ素子を提供することができる。

【図面の簡単な説明】

【図1】半導体レーザ素子31を示す図である。Aは斜視図で、BはAのa-a断面図である。

【図2】電流-光出力特性及びCODレベルを示す図である。

【図3】他の実施例である半導体レーザ素子70を示す図である。

斜視図である。

【図4】半導体レーザ素子31の製造工程を示す図である。

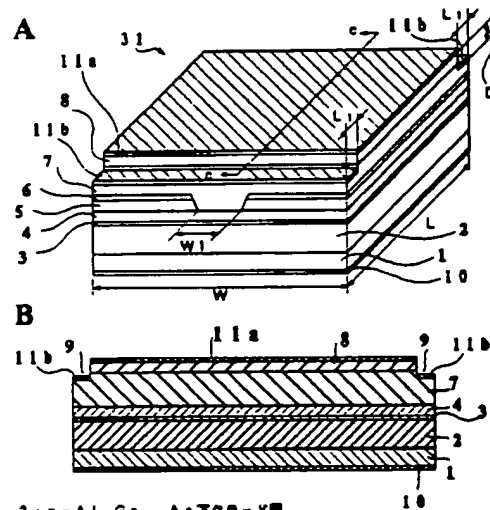
【図5】半導体レーザ素子31の製造工程を示す図である。

【図6】共振器導波路端面近傍を電流非注入領域とした従来のセルフアライン構造型半導体レーザ素子を示す図である。Aはその構造を示す斜視図であり、Bは、図Aのa-a断面図であり、図Cは図Aのb-b断面図である。

【符号の説明】

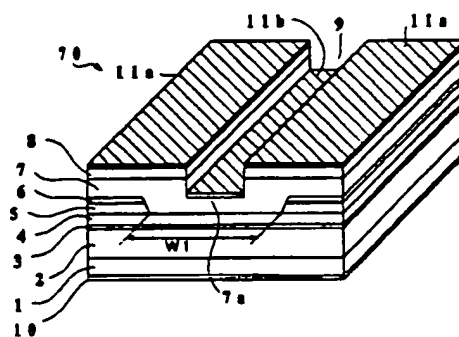
2・・・n-Al<sub>0.5</sub>Ga<sub>0.5</sub>As下クラッド層  
3・・・Al<sub>0.5</sub>Ga<sub>0.5</sub>As活性層  
4・・・p-Al<sub>0.5</sub>Ga<sub>0.5</sub>As第1上クラッド層  
7・・・p-Al<sub>0.5</sub>Ga<sub>0.5</sub>As第2上クラッド層  
7a・・・電流通路  
8・・・p-GaAsコンタクト層  
11a, 11b・・・p側電極  
10・・・n側電極

【図1】

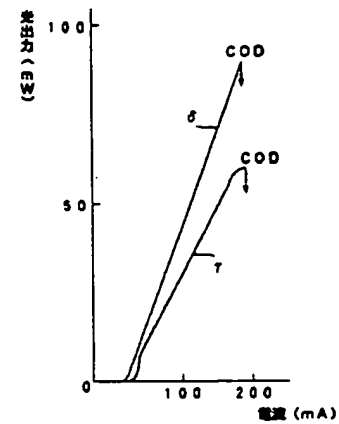


2 : n-Al<sub>0.5</sub>Ga<sub>0.5</sub>As下クラッド層  
3 : Al<sub>0.5</sub>Ga<sub>0.5</sub>As活性層  
4 : p-Al<sub>0.5</sub>Ga<sub>0.5</sub>As第1上クラッド層  
7 : p-Al<sub>0.5</sub>Ga<sub>0.5</sub>As第2上クラッド層  
7a : 電流通路  
8 : p-GaAsコンタクト層  
11a, 11b : p側電極  
10 : n側電極

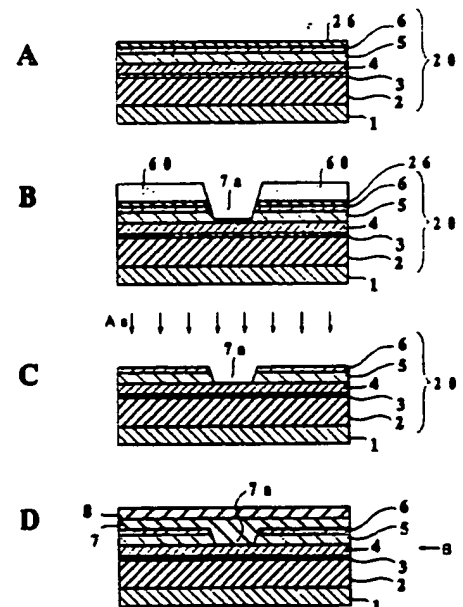
【図3】



【図2】

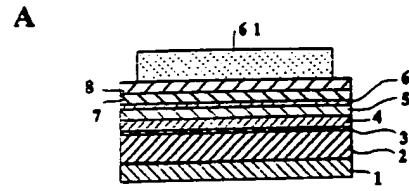


【図4】

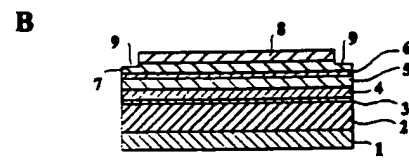




【図5】



【図6】



【手続補正 5】

【補正対象 類名】明細

【補正対象項目名】0049

【補正方法】変更

【補正内容】

【0049】

【発明の効果】請求項 1、請求項 4 の半導体レーザ素子またはその製造方法においては、前記第 1 電極形成面には段差が設けられており、前記第 1 電極はこの段差によって分離されている。したがって、局所的な発熱による素子の特性劣化を防止できる。これにより、信頼性の高い半導体レーザ素子を提供することができる。

【手続補正 6】

【補正対象書類名】明細書

【補正対象項目名】0051

【補正方法】変更

【補正内容】

【0051】請求項 3 の半導体レーザ素子においては、前記段差によって形成された凹部が、レーザ出射端面部に形成されている。したがって、発熱によるレーザ出射端面部の劣化を防止できる。これにより、良好な電流-光出力特性を得られるとともに、信頼性の高い半導体レーザ素子を提供することができる。

【手続補正 7】

【補正対象書類名】明細書

【補正対象項目名】0052

【補正方法】削除